

| 科 目 | | 電子回路II (Electronic Circuit II) | |
|----------|---|--|---|
| 担当教員 | | 山本 伸一 | |
| 対象学年等 | | 電気工学科・5年・通年・必修・2単位 | |
| 学習・教育目標 | | 工学複合プログラム | A4-1(100%) |
| | | JABEE基準1(1) | (d)1,(d)2-a,(d)2-d,(g) |
| 授業の概要と方針 | | デジタル電子回路の基礎を取り扱う。まず、各種類のデジタル回路の基礎知識を講義した後、加算回路・減算回路などの演算回路について学習する。次に各種のフリップフロップの理解を深める。また、カウンタを習熟したのち、方形波を用いたパルス回路とアナログ-デジタル変換、デジタル-アナログ変換について学習する。 | |
| | | 到達目標 | 達成度 |
| | | 到達目標毎の評価方法と基準 | |
| 1 | 【A4-1】各種類のデジタル回路の基礎を習熟後、加算回路・減算回路などの算術演算回路が説明できる。 | | コンバータ、エンコーダ、デコーダ、マルチプレクサ、デマルチプレクサ、加算回路、減算回路などが理解できているかを前期中間試験及びレポートで評価する。基礎的な問題の70%以上の正解を基準とする。 |
| 2 | 【A4-1】それぞれ2つの入出力を持つフリップフロップ(RS-FF,JK-FF,D-FF,T-FF)が説明できる。また、図記号から特性表、特性方程式を求めることが出来る。さらにタイムチャート記して説明することができる。 | | RS-FF,JK-FF,D-FF,T-FFが理解できているかを前期定期試験及びレポートで評価する。基礎的な問題の70%以上の正解を基準とする。 |
| 3 | 【A4-1】非同期式2n進カウンタやn進カウンタ等の非同期式カウンタが説明できる。また同期式カウンタとの違いが説明できる。 | | アップカウンタ、ダウンカウンタが理解できているかどうかを後期定期試験及びレポートで評価する。基礎的な問題の70%以上の正解を基準とする。 |
| 4 | 【A4-1】短時間で急激な変化をする信号を扱うパルス回路と、アナログ-デジタル変換(A-Dコンバータ)、デジタル-アナログ変換(D-Aコンバータ)が説明できる。 | | パルス回路とアナログ-デジタル変換について理解できているかを後期定期試験及びレポートで評価する。基礎的な問題の70%以上の正解を基準とする。 |
| 5 | | | |
| 6 | | | |
| 7 | | | |
| 8 | | | |
| 9 | | | |
| 10 | | | |
| 総合評価 | | 到達目標1,2,3,4の中間試験・定期試験の70%,到達目標1,2,3,4のレポート30%で評価する。ただし、遅刻や欠席の多いものは不合格とする。 | |
| テキスト | | 「デジタル電子回路の基礎」：堀圭太郎著(東京電機大学出版局) | |
| 参考書 | | 「エース電子回路」：金田弥吉著(朝倉書店) | |
| 関連科目 | | | |
| 履修上の注意事項 | | 論理回路工学(2年)：デジタル電子回路の基礎を学ぶ。電子回路I(4年)：アナログ電子回路を学ぶ。 | |

| 授業計画 1 (電子回路II) | | |
|-----------------|--|--|
| 週 | テーマ | 内容(目標, 準備など) |
| 1 | コンパレータ | コンパレータは、入力データの大小関係と比較する回路であることを学習する。 |
| 2 | エンコーダ | 10進数を2進数に変換する回路であることを学習する。 |
| 3 | デコーダ | 2進数を10進数に変換する回路であることを学習する。 |
| 4 | マルチプレクサ | 複数のデータから1つのデータを選択する場合にマルチプレクサが使われることについて学習する。マルチプレクサはデータ選択回路と呼ばれている。 |
| 5 | デマルチプレクサ | 1つのデータを複数のデータ線のうちのいずれかに出力する回路であることを学習する。 |
| 6 | 加算回路 | 半加算器は、2個の1ビットデータを加算する装置である。全加算器は、上位ビットへの桁上がり情報と、下位ビットからもたらされる桁上がり情報を受け取り加算する機能をもつ装置であることを学習する。 |
| 7 | 加算回路 | ノイマンの全加算器：実用されている全加算器を紹介する。並列加算器・直列加算器は、複数ビットどうしの加算を行う方法であることを学習する。 |
| 8 | 中間試験 | 前期の前半部分で講義を受けた内容が理解できているかを評価する。 |
| 9 | 中間試験の復習 | 中間試験の解答および復習を行う。 |
| 10 | 減算回路 | 半減算器は、2個の1ビットデータの減算をする装置である。全減算器は、上位ビットへ借り情報と、下位ビットからもたらされる借り情報を受け取り減算する機能をもつ装置である。加減算回路：加算器を使用して減算を行うことを学習する。 |
| 11 | RS-FF | フリップフロップ (FF) の基本的な説明。RS-FFの特性方程式を理解する。RS-FFの動作確認をする。RS-FFの応用例を示す。これらを学習する。 |
| 12 | RS-FF | クロック入力端子を持つ型とそのタイミングを学習する。 |
| 13 | JK-FF | JK-FFの特性表、特性方程式とその回路を学習する。 |
| 14 | D-FF | JK-FFの特性表、特性方程式とその回路を学習する。 |
| 15 | T-FF | T-FFの特性表、特性方程式とその回路を学習する。 |
| 16 | カウンター | 非同期式2 ⁿ 進カウンタを学習する。 |
| 17 | カウンター | カウントを増加していくアップカウンタと、カウントを減少していくダウンカウンタを学習する。 |
| 18 | カウンター | 非同期式n進カウンタを学習する。 |
| 19 | カウンター | カウンタの誤動作の例(リセットのタイミング、ハザード、クリティカルレース)を3つ学習する。 |
| 20 | カウンター | カスケード接続したすべてのFFが一斉に動作する同期式カウンタを学び、非同期式カウンタとの違いを理解する。 |
| 21 | カウンター | リングカウンタの構成例、特性表、タイムチャートを理解する。 |
| 22 | カウンター | ジョンソンカウンタの構成例、特性表、タイムチャートを理解する。 |
| 23 | 中間試験 | 後期の前半部分で講義を受けた内容が理解できているかを評価する。 |
| 24 | パルス回路 | パルス応答の基礎(微分応答・積分応答)を学ぶ。 |
| 25 | パルス回路 | 非安定マルチバイブレータを学ぶ。 |
| 26 | パルス回路 | 安定マルチバイブレータを学ぶ。 |
| 27 | パルス回路 | 入力波形を整形する波形整形回路を学ぶ。ヒステリシス特性を持ったシュミットトリガ回路について学ぶ。 |
| 28 | アナログ-デジタル変換 | アナログ-デジタル変換の基礎を学ぶ。デジタル信号をアナログ信号に変換するD-Aコンバータを学ぶ。 |
| 29 | アナログ-デジタル変換 | A-Dコンバータを学ぶ。 |
| 30 | アナログ-デジタル変換 | 比較方式A-Dコンバータを学ぶ。 |
| 備考 | <ul style="list-style-type: none"> ・ 中間試験を実施する。 ・ 定期試験を実施する。 | |