

SiC ダイオードを搭載した Cockcroft-Walton 回路における 昇圧比の向上および力率と効率の改善

正員 南 政孝^{*a)} 学生員 安田 匠^{*}
正員 茂木 進一^{*} 正員 道平 雅一^{*}

Improvements in Boost Ratio, Power Factor, and Efficiency for Cockcroft-Walton Circuit with SiC Diode

Masataka Minami^{*a)}, Member, Takumi Yasuda^{*}, Student Member, Shin-ichi Motegi^{*}, Member,
Masakazu Michihira^{*}, Member

(2016年9月7日受付, 2016年10月15日再受付)

The Cockcroft-Walton (CW) circuit, which is well known as a high step-up rectifier, is used in a lot of systems. The boost ratio of the circuit decreases according to the load current and the diode junction capacitor. In addition, it is necessary for these rectifiers to use some power factor correctors. This paper investigates the circuit with SiC diodes and an added inductor. The proposed circuit is focused on *LC* resonance between the added inductor and the diode junction capacitors. It is experimentally clarified that the *LC* resonance improves the boost ratio, the power factor, and the efficiency in the proposed circuit.

キーワード: Cockcroft-Walton 回路, 昇圧比, 力率, 効率, 接合容量, *LC* 共振

Keywords: Cockcroft-Walton circuit, boost ratio, power factor, efficiency, junction capacitor, *LC* resonance

1. はじめに

電気自動車や燃料電池を用いたシステムなどには、高電圧が用いられているため、システム内に高昇圧比を持った電力変換器が必要とされている⁽¹⁾。このような背景を受けて、高昇圧比電力変換器の研究開発が見直されつつある⁽²⁾。その中でも、古くから高昇圧比電力変換器として Cockcroft-Walton 回路⁽³⁾ (以下、CW 回路とする) が広く用いられている。CW 回路は、回路構成が簡易であり、能動スイッチを必要としないという利点がある。さらに、それぞれのコンデンサに等電圧で充電される特性を利用して、電気二重層キャパシタの充電回路としても注目されている⁽⁴⁾。しかしながら、負荷電流による昇圧比の減少⁽⁵⁾⁽⁶⁾や電源周波数の制約から、X線照射装置、粒子加速器、絶縁試験装置などの小電力機器を中心に用いられていた。本研究では、小電力機器である ER 流体⁽⁷⁾を利用したダンパやショックアブ

ソーバ⁽⁸⁾を用途として考えている。また、CW 回路をはじめとするダイオードを用いた整流器では、力率が悪いいため、力率改善回路を必要とすることが多い。

昇圧比の向上には、電源周波数の高周波化や段数の増加⁽⁹⁾、回路構成の工夫⁽⁹⁾⁻⁽¹²⁾、パラメータの調整⁽¹³⁾などが提案されている。これまでは半導体素子の制約により、電源周波数が 1 kHz 以下であったが、昨今の半導体技術の進歩により、高速動作可能な半導体素子を用いることで、1 kHz 以上で使用されてきている。特に、SiC を始めとしたワイドバンドギャップ半導体素子の普及により、100 kHz 以上の高周波を用いることが可能になりつつある⁽¹⁴⁾。

さらに、従来では昇圧比の減少は負荷電流が主原因であると言われていた⁽⁵⁾⁽⁶⁾。しかしながら、負荷電流が流れない無負荷状態においても昇圧比が減少することを著者らは示すとともに、その主原因がダイオードの接合容量であることを理論的に明らかにした⁽¹⁵⁾。そして、昇圧比を減少させる原因であるダイオードの接合容量をあえて利用することで、昇圧比の向上が可能であることを明らかにした⁽¹⁶⁾。

本論文は文献(15)、(16)の続報であり、CW 回路に SiC SBD (Schottky Barrier Diode) を搭載し、文献(16)の提案回路における各パラメータの改善効果を Si の場合と比較して検証する。従来 CW 回路では Si ダイオードの場合に比

a) Correspondence to: Masataka Minami. Email: minami@kobe-kosen.ac.jp

* 神戸市立工業高等専門学校 電気工学科
〒651-2102 神戸市西区学園東町 8-3
Kobe City College of Technology
8-3, Gakuenhigashi, Nishi-ku, Kobe 651-2102, Japan

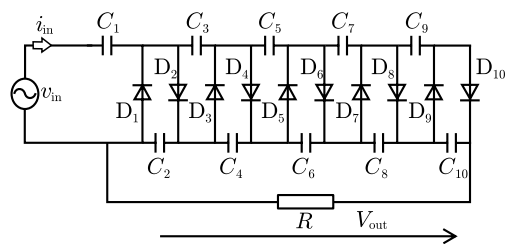


Fig. 1. 5-stage Cockcroft-Walton circuit.

べて、SiC ダイオードの場合が劣っていたが、提案回路では、SiCの方が昇圧比向上の効果が大きいことを報告する。

2. 従来のCW回路と提案回路

本章では、従来のCW回路における回路動作を示す。はじめに、従来のCW回路の構成を示し、本論文で用いる変数やパラメータの設定を述べる。次に、従来のCW回路における問題点について明らかにする。そして、従来のCW回路におけるSiダイオードとSiCダイオードの負荷特性を測定し、Siダイオードの場合の方が優れていることを示す。最後に提案回路を示し、その効果について述べる。

〈2・1〉対象とする回路とその設定 本節では、対象とする従来のCW回路とその設定について説明する。Fig. 1に、5段のCW回路を示す。コンデンサとダイオードが交互に接続されており、入力電圧の極性が反転することにより、ダイオードの導通と非導通が切り替わる。理想的には、コンデンサ C_1 に入力電源電圧の振幅値に等しい電圧が充電され、それ以外のコンデンサに同振幅値の2倍の電圧が充電される。したがって、Fig. 1の5段のCW回路は理論上、入力電源電圧の10倍の出力電圧が得られる。しかしながら、負荷電流やダイオードの接合容量により昇圧比が減少することが知られている⁽⁵⁾⁽⁶⁾⁽¹⁵⁾。さらに、CW回路をはじめとするダイオードを用いた整流器では、入力電流の高調波や低力率、さらにそれらにともなう効率低下といった問題がある。特にCW回路の場合、ダイオードが逆バイアス時には、ダイオードの接合容量の影響が顕著に現れる。そのため、力率の改善が必要となってくる。

次に、Fig. 1におけるパラメータや変数をまとめる。入力電源の電流電圧を i_{in} 、 $v_{in} = V_{in} \sin 2\pi ft$ ($V_{in} = 100 \text{ V}$, $f = 100 \text{ kHz}$)とし、各コンデンサの電圧を v_{C_i} ($i = 1, 2, \dots, 10$)とし、出力側の負荷にかかる電圧を v_{out} とする。実験において、この入力電源は、高速バイポーラ電源(エヌエフ回路設計ブロック社製, HSA4051)を用いる。また、コンデンサ C_i ($i = 1, 2, \dots, 10$)の容量は全て等しく、 $C = 4700 \text{ pF}$ (耐圧 3 kV , セラミックコンデンサ[†])とする。ダイオードは高周波特性の良いものを選定する。Siダイオードは、FRD (Fast Recovery Diode) のMUR460 (600 V, 4 A)を2直列に接続して用いる。SiCダイオードは、SBDのSCS105KGC (1200 V, 5 A)を用いる。FRDを2直列にしたのは、ダ

イオードの耐圧を一致させるためである。最後に、負荷は純抵抗 R を用いる。この抵抗器は、電力用金属皮膜抵抗器PR03 (1 M Ω , 3 W)を用いている。

続いて、本報告において評価指標に用いる入出力電圧に対する昇圧比 α について述べる。出力電圧 v_{out} はFig. 1の回路により整流されて直流に変換されるので、時間平均電圧 $V_{out} = \langle v_{out} \rangle^{\dagger\dagger}$ を出力電圧値と定義する。そして、CW回路の昇圧比 α を v_{in} の振幅 V_{in} と出力電圧の時間平均電圧 V_{out} から、 $\alpha = V_{out}/V_{in}$ と定義する。

最後に、力率と効率について述べる。本論文では力率として、総合力率TPF (Total Power Factor, 以下、力率TPFと略す)⁽¹⁷⁾を用いる。また、効率 η は入出力電力比とする。力率TPFと効率 η は、以下の定義で求める。

$$\text{TPF} = \frac{\langle v_{in} i_{in} \rangle}{\sqrt{\langle v_{in}^2 \rangle \langle i_{in}^2 \rangle}}, \quad \eta = \frac{V_{out}^2/R}{\langle v_{in} i_{in} \rangle} \dots \dots \dots (1)$$

本論文では、昇圧比 α 、力率TPF、効率 η を従来回路および提案回路の評価指標として用いる。

〈2・2〉従来CW回路における負荷特性 本節では、従来のCW回路において、SiおよびSiCダイオードを搭載した場合の負荷特性を比較する。

まず、実験条件について述べる。後述する3章の設定と合わせるため、負荷抵抗値は250 k Ω , 500 k Ω , 1 M Ω の3つの場合に限定する。そして、Fig. 1の定常状態において、昇圧比 α 、力率TPF、効率 η を測定する。

次に、Fig. 2にSiおよびSiCダイオードを搭載した場合の負荷特性を示す。それぞれ、負荷抵抗値に対する昇圧比 α 、力率TPF、効率 η を示している。

まず、Fig. 2(a)の昇圧比 α の結果について考える。文献(15)から、無負荷状態のとき昇圧比 α は、以下のようにダイオードの接合容量 C_T とCW回路の C の比率に影響されている。

$$\alpha = 10 \cdot \frac{1 + 14C_T/C + 59.2(C_T/C)^2}{1 + 55C_T/C + 495(C_T/C)^2} \dots \dots \dots (2)$$

データシートから、使用しているSiダイオードの接合容量 C_T は、10~30 pF, SiCダイオードの接合容量 C_T は、40~50 pFである。そのため、SiとSiCの接合容量の比率が倍程度あることが昇圧比減少に繋がっていると考えられる。

次に、Fig. 2(b), Fig. 2(c)の力率TPFと効率 η の結果について考える。〈2・1〉で述べたように、従来のCW回路では回路構成的に力率が低くなる。特に、ダイオードが導通しない場合においては、入力電流がダイオードの接合容量に流れる。そのため、ダイオードの接合容量が大きいと電源側から見て容量性の負荷が並列に接続されたことと等価になる。前述したように、SiCダイオードの接合容量はSiダイオードよりも大きいので、その分、力率が低下したと

^{††}ここで、周期 T の時間波形 $x(t)$ に対して、時間平均の演算として、 $\langle x(t) \rangle = \frac{1}{T} \int_0^{T} x(t) dt$ を次のように定義する。

[†]高耐圧のコンデンサを使用するため、小容量に設定している。

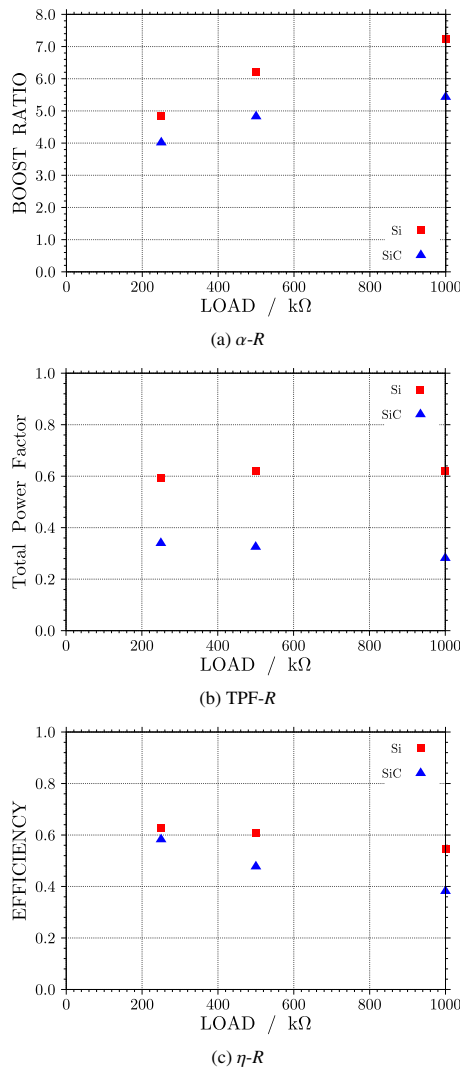


Fig. 2. Load characteristics of the CW circuit with Si and SiC diode.

考えられる。さらに力率にともない効率 η も低下していると推察される。

以上のことから、従来の CW 回路では、Si ダイオードの方が良好な結果であることがわかる。

〈2・3〉 提案回路 本節では、提案回路⁽¹⁶⁾を示し、上述した従来の CW 回路の問題を解決するための効果について述べる。さらに、この提案回路が昇圧比 α と力率 TPF の低下の原因であったダイオードの接合容量をあえて利用していることも詳述する。

Fig. 3 に示す提案回路は、従来の CW 回路の入力端にインダクタを挿入した回路である。インダクタを挿入することによって、入力側からの力率を調整できると考えている。さらに、ダイオード電流の導通時間を長くすることによって、入力された電流を有効に負荷へ送ることができる、つまり力率 TPF や効率 η が改善されるのではないかと考えている。一般的な商用周波数の整流器においては、インダクタ挿入により出力電圧低下が生じることが懸念される。しかしながら、本論文で対象とする高周波電源入力

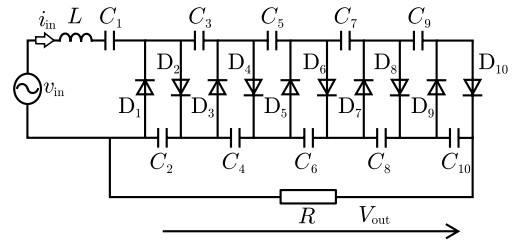


Fig. 3. Proposed 5-stage CW circuit with L.

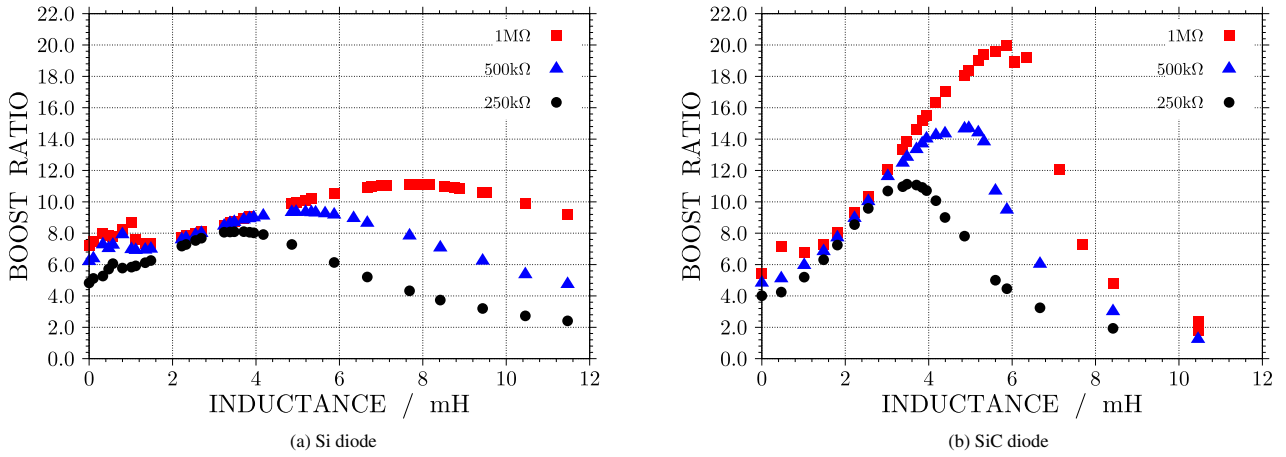
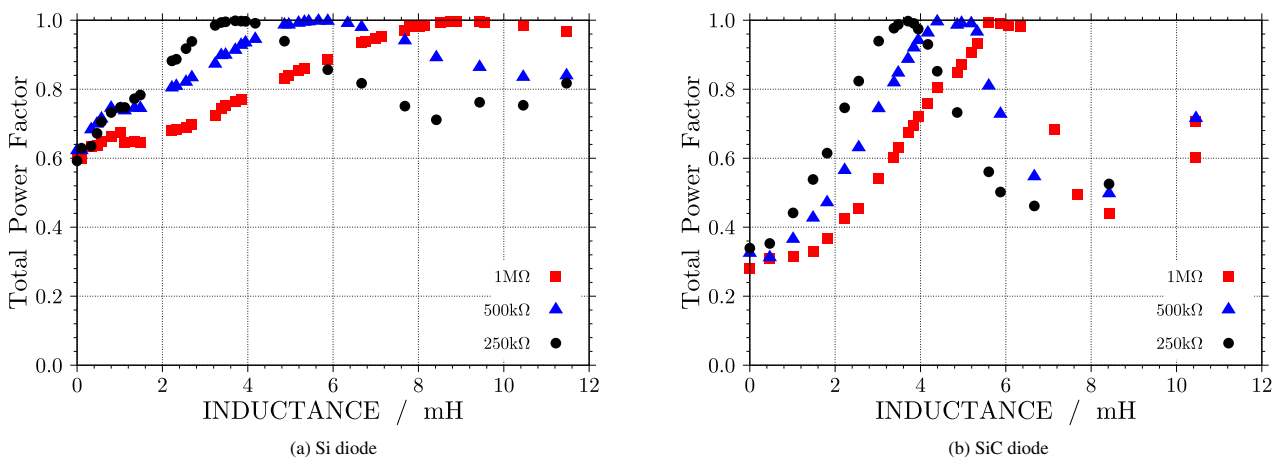
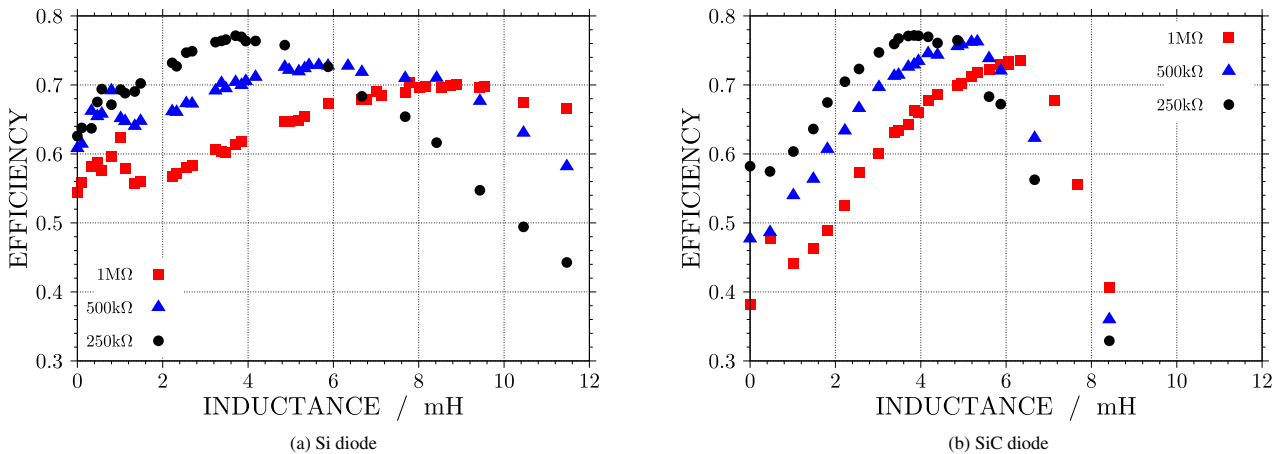
路では、ダイオードの高周波特性と入力電流が微小となることから、出力電圧低下が生じにくいと考えられる。

また、力率低下の原因であったダイオードの接合容量への充放電を利用することを提案する。インダクタを挿入することで、入力側からは LC フィルタが接続されているように見える。この LC フィルタに生じる直列共振を用いることで、昇圧比 α が向上するのではないかと考えている。ダイオードの接合容量と挿入するインダクタとの共振周波数を入力電源周波数に近づけるように設計し、出力電圧のピークを観測する。

3. 実証実験結果

本章では、〈2・3〉の実機について実証実験した結果について述べる。Fig. 4, Fig. 5, Fig. 6 に挿入するインダクタを変化させたときの昇圧比 α 、力率 TPF、効率 η の実験結果を示す。

Fig. 4 の結果において、どの抵抗値のときにもピーク時には、従来 ($L = 0$ mH) の結果に比べて昇圧比 α が上昇していることがわかる。特に、挿入したインダクタの値により昇圧比のピークが現れている。これは、インダクタの値が調整されて LC 共振の共振周波数が電源周波数に近づいているからであると考えられる。Si と SiC の両方について、前述のダイオードの接合容量の値 C_T を用いて、LC 共振の共振周波数 $f_r = 1/(2\pi\sqrt{L \cdot 10C_T})$ をそれぞれのピーク時の L の値を用いて計算する。Si の場合、 $L = 8.2$ mH、 $C_T = 30$ pF として概算すると、 $f_r = 101.5$ kHz となり、SiC の場合、 $L = 6.0$ mH、 $C_T = 40$ pF として概算すると、 $f_r = 102.7$ kHz となり、電源周波数の 100 kHz とほぼ等しい値となる。そのため、Fig. 4 の昇圧比 α のピークは LC 共振の影響であると言える。そして、負荷抵抗の値が小さくなるにしたがって、ピークが下がり L の値が小さい方へシフトすることも LC 共振の特徴と一致している。さらに LC 共振を越えたインダクタの値では、昇圧比が急激に減少している。これは、共振周波数 f_r が電源周波数 $f = 100$ kHz を下回り、LC フィルタがローパスフィルタとして作用したからであると考えられる。また、 $L = 1$ mH 付近の小さなピークは、回路を構成する 10 個のコンデンサ $C_1 \sim C_{10}$ と挿入したインダクタ L の共振であると推察される。Fig. 4(a) と Fig. 4(b) を比較すると、昇圧比 α のピークが SiC の方が高いことがわかる。本実験では同じインダクタを用いており、さらに電流波形がどちらもほぼ正弦波状の形状であることから LC 共振に

Fig. 4. α - L characteristics in experimental system.Fig. 5. TPF- L characteristics in experimental system.Fig. 6. η - L characteristics in experimental system.

よる損失分の差異が少ないと推察される。そのため、昇圧比 α の差は、SiC ダイオードの低オン抵抗特性および逆回復特性などが影響しているのではないかと考えられる。最後に、Fig. 5, Fig. 6 の結果に注目する。Fig. 5 では、Si と SiC のどちらの場合も Fig. 4 のピークと同じインダクタの値のときにほぼ 100% の結果を得ている。これは、上述の LC 共振時に入力電圧電流が同位相となり、力率が改善されたと考えられる。力率改善にともない、Fig. 6 におい

て、効率も改善している。そして、微小ではあるが SiC ダイオードの方が効率が良い結果である。

4. おわりに

本論文では、CW 回路に SiC ダイオードを搭載し、文献 (16) の提案回路における昇圧比の向上および力率の改善の効果を Si の場合と比較して検証した。その結果、従来の CW 回路において、昇圧比 α および力率 TPF や効率 η の全

てにおいて, Si に比べて SiC が劣っているが, 提案回路では, SiC の場合における昇圧比向上の効果が大きくなることを明らかにした。さらに, 力率に関しては, Si と SiC のどちらもピーク時にはほぼ 100% の値になることを示した。

今後は, SiC の高周波特性を活かし, 電源周波数を 100 kHz 以上に設定した場合の検証を進める。そして, その周波数特性の結果から, 入力電源を包含した変換器への応用に繋げていく予定である。さらに本論文では, 出力容量が数 W 程度の実証実験であったが, 現在, 実用回路を想定した大容量化について検討中⁽¹⁸⁾であり, 今後, その成果を報告予定である。

謝 辞

本研究の立ち上げに関して, CW 回路の LC 共振の有用性を示した神戸高専 伊藤 健氏 (2016 年 3 月卒業, 現長岡技術科学大学 3 年) にはこの場を借りて謝意を表します。

また, 本研究の一部は, パワーアカデミー研究助成により実施されたものである。

文 献

- (1) 守屋一成・丹羽章雅・茂木進一・栢川重男・勝嶋 肇:「燃料を利用する創エネシステムとその電力変換回路技術」,平成 25 年電学産業応用部大, I-S9-2 (2013)
- (2) 入江寿一・寺園勝志・松井景樹・安部征哉・斉藤亮治・米森秀登:「高昇圧比を実現できる電力変換回路」,平成 25 年電学産業応用部大, I-S9-5 (2013)
- (3) J.D. Cockcroft and E.T.S. Walton: "Experiments with High Velocity Positive Ions.—(I) Further Developments in the method of obtaining High Velocity Positive Ions", Proceedings of the Royal Society of London. Series A, Vol.131, pp.619–630 (1932)
- (4) M. Yasubayashi, K. Matsui, E. Oishi, M. Umeno, H. Uchida, Y. Kawata, and M. Hasegawa: "Novel Voltage Equalizers for Secondary Batteries including EDLCs using CW circuit", Proceedings of the 3rd International Conference on Industrial Engineering 2015, pp.531–536 (2015)
- (5) A. Iijima, T. Hakamada, S. Matsui, and K. Kanaya: "DC High-Voltage Power Supply Molded by Epoxy Resin for Electron Beam Equipment", Bulletin of the Electrotechnical Laboratory, Vol.33, No.11, pp.1351–1365 (1969)
- (6) Y. Takamura: "A Cockcroft-Walton Circuit Analysis by Newly Developed Graphical Methods", *IEEJ Trans. EIS*, Vol.106, No.7, pp.119–126 (1986) (in Japanese)
- (7) W.M. Winslow: "Induced Fibrillation of Suspensions", *Journal of Applied Physics*, Vol.20, pp.1137–1140 (1949)
- (8) N. Takesue, G. Zhang, M. Sakazuchi, J. Furusho, and Y. Kiyosawa: "Development of Actuator with ER Damper and Examination of Its Basic Characteristics", *IEEJ Transactions on Industry Applications*, Vol.120, No.1, pp.29–37 (2000) (in Japanese)
- (9) E. Everhart and P. Lorrain: "The Cockcroft-Walton Voltage Multiplying Circuit", *The Review of Scientific Instruments*, Vol.24, No.3, pp.221–226 (1953)
- (10) 中西俊貴・大向 優・石飛 学・細田健一・伊東 毅:「コッククロフト・ウォルトン回路の減衰抑制に関する研究」,パワーエレクトロニクス学会講演資料, Vol.35, No.38, p.208 (2010)
- (11) H.R. Zinaga and S.G. Gollagi: "Performance Analysis of Symmetric Multistage Voltage Multiplier", *Journal of Engineering and Technology*, Vol.1, pp.37–42 (2011)
- (12) C.-M. Young, M.-H. Chen, T.-A. Chang, C.-C. Ko, and K.-K. Jen: "Cascade Cockcroft-Walton Voltage Multiplier Applied to Transformerless High Step-up DC-DC Converter", *IEEE Transactions on Industrial Electronics*, Vol.60, No.2, pp.523–537 (2013)
- (13) T. Fukuyama and K. Sugihara: "Study on Operating Principle of Cockcroft-Walton Circuit to Produce Plasmas Using High-Voltage Discharge", *Plasma and Fusion Research*, Vol.11, No.2401008, pp.1–5 (2016)

- (14) 松波弘之・木本恒暢・中村 孝・大谷 昇:「半導体 SiC 技術と応用 第 2 版」,日刊工業新聞社 (2011)
- (15) M. Minami, T. Ito, S. Motegi, and M. Michihira: "Theoretical Analysis of Decreased Boost Ratio in Unloaded Cockcroft-Walton Circuit", *IEEJ Trans. IA*, Vol.136, No.3, pp.246–247 (2016) (in Japanese)
- (16) M. Minami, T. Ito, S. Motegi, and M. Michihira: "Boost Ratio and Power Factor Improvement in Cockcroft-Walton Circuit with Diode Junction Capacitor", *IEEJ Trans. IA*, Vol.136, No.12, pp.991–996 (2016) (in Japanese)
- (17) J.G. Kassakian, M.F. Schlecht, and G.C. Verghese: "Principles of Power Electronics 1st Edition", Prentice Hall, p.46 (1991)
- (18) 安田 匠・南 政孝・茂木進一・道平雅一:「Cockcroft-Walton 回路における負荷変動に対する効率特性」,平成 28 年電学産業応用部大, Y-43 (2016)

南 政 孝



(正員) 1985 年 11 月 9 日生。2010 年 3 月京都大学大学院工学研究科電気工学専攻修士課程修了。2013 年 3 月同大学大学院工学研究科電気工学専攻博士後期課程修了。博士 (工学)。2013 年 4 月神戸市立工業高等専門学校助教。2014 年 4 月講師, 現在に至る。パワーエレクトロニクスに関する教育・研究に従事。電子情報通信学会, システム制御情報学会の各会員。

安 田 匠



(学生員) 1996 年 10 月 11 日生。2012 年 4 月神戸市立工業高等専門学校電気工学科入学, 現在に至る。

茂 木 進 一



(正員) 1971 年 7 月 29 日生。1996 年東京電機大学大学院理工学研究科応用電子工学専攻修了。1999 年同大学院理工学研究科応用システム工学専攻満期退学。同年同大学理工学部電子情報工学科助手, 2003 年ヤンマー (株) 入社, 2012 年東京電機大学工学部電気電子工学科研究員を経て, 2013 年神戸市立工業高等専門学校電気工学科准教授, 2016 年 4 月教授, 現在に至る。博士 (工学)。パワーエレクトロニクスに関する教育・研究に従事。パワーエレクトロニクス学会, 電子情報通信学会, 電気設備学会の各会員。

道 平 雅 一



(正員) 1969 年 12 月 3 日生。1995 年 3 月神戸大学大学院工学研究科電気工学専攻修士課程修了。1998 年 3 月大阪大学大学院工学研究科電気工学専攻博士後期課程修了。博士 (工学)。同年 4 月神戸市立工業高等専門学校電気工学科助手, 1999 年 4 月講師, 2002 年 4 月助教授, 2011 年 4 月教授, 現在に至る。パワーエレクトロニクス回路方式, システム制御に関する研究・教育に従事。IEEE, パワーエレクトロニクス学会の各会員。