研究開発 レター

無負荷 Cockcroft-Walton 回路における昇圧比減少の理論的解明

正員南 政孝*a) 学生員伊藤 健* 正員茂木 進一* 正員道平 雅一*

Theoretical Analysis of Decreased Boost Ratio in Unloaded Cockcroft-Walton Circuit

Masataka Minami*a), Member, Takeshi Ito*, Student Member, Shin-ichi Motegi*, Member, Masakazu Michihira*, Member

(2015年10月2日受付, 2015年11月20日再受付)

The Cockcroft-Walton (CW) circuit, which is well known as a high step-up converter, is used in a lot of systems. It is conventionally considered that the boost ratio of the circuit decreases according to the load current. However, the boost ratio decreases also under unloaded conditions. In the study, the reason for the boost ratio decrease in the unloaded CW circuit is investigated. The theoretical results show that the diode's junction capacitors cause the boost ratio to decrease. In addition, it is numerically and experimentally clarified that the theoretical results are valid.

キーワード: Cockcroft-Walton 回路,昇圧比,接合容量,無負荷状態

Keywords: Cockcroft-Walton circuit, boost ratio, junction capacitor, unloaded condition

はじめに

古くから,高昇圧比電力変換器として Cockcroft-Walton 回路⁽¹⁾(以下,CW 回路とする。)が広く用いられている。 CW 回路は,回路構成が簡易で,能動スイッチを必要とし ないという利点がある。しかしながら,負荷電流による昇 圧比の減少や動作周波数の制約から,X線照射装置や粒子 加速器などの小電力機器を中心に用いられていた。従来, 昇圧比の減少は負荷電流が主原因であると言われている⁽²⁾。 しかしながら,負荷電流が流れない無負荷状態においても 昇圧比が減少することを著者らは示した⁽³⁾。さらに,これ までの CW 回路は素子の制約により,動作周波数が1kHz 以下であった。昨今の半導体技術の進歩により,高速動作 可能な素子を用いることで,1kHz 以上で使用されてきて いる。

本レターでは,無負荷状態にも関わらず理想的な昇圧比 が得られない原因が負荷電流ではなく,ダイオードの接合 容量であることを理論的に説明し,これらの結果をシミュ レーションおよび実機により実証する。

2. 接合容量を考慮した Cockcroft-Walton 回路の昇圧比

Fig. 1(a) に対象とする5段のCW回路を示す。コンデン サとダイオードが交互に接続されており、入力電圧の正負 によってダイオードの導通(短絡)と遮断(開放)が理想的 に切り替わる。その際に、各コンデンサに蓄積された電荷 が順番に移動し、全てのコンデンサに充電される。入力電 圧の振幅をVin、基準とする電荷をQ := CVin とすると、偶

a) Correspondence to: Masataka Minami. E-mail: minami@kobekosen.ac.jp

 * 神戸市立工業高等専門学校 電気工学科 〒651-2194 神戸市西区学園東町 8-3
Kobe City College of Technology
8-3, Gakuenhigashi, Nishi-ku, Kobe, 651-2194, Japan



Fig. 1. CW circuit and its equivalent models.

数番目のコンデンサにそれぞれ、入力電圧振幅の2倍の電圧 2 V_{in} がかかることが知られている。本レターの対象は5段 のCW 回路であるので、昇圧比 $\alpha := V_{out}/V_{in} = 2 \times 5 = 10$ となる。

次に、ダイオードの遮断を開放ではなく、接合容量 $C_{\rm T}$ と 見なした場合について、CW 回路の昇圧比を定式化する。ま ず、Fig. 1(b) に示すように、入力電圧が $-V_{\rm in}$ になる時刻を基 準とする。そのときに各コンデンサに蓄積されている電荷を ベクトル表記を用いて、 $Q^{(n)} := \left[Q_2^{(n)}, Q_4^{(n)}, Q_6^{(n)}, Q_8^{(n)}, Q_{10}^{(n)}\right]^{\rm T}$ とおく。ここで、n は入力電圧の周期を表しており、半周期 は (n + 0.5) と表わすことになる。よって、ダイオードの導 通と遮断が切り替わる半周期前後の電荷は $Q^{(n+0.5)}$ と変化したことになり、さらに半周期後の電荷は $Q^{(n+1)}$ と なる。Fig. 1(c) に、半周期後の等価回路を示す。これをも とに1周期毎の電荷の移動を漸化式としてまとめると以下 のようになる。なお途中計算は紙面の都合上,割愛する。

$$\boldsymbol{Q}^{(n+1)} = \frac{1}{\left(2 + \frac{C_{\mathrm{T}}}{C}\right)^2} \begin{bmatrix} 2 & 1 & 0 & 0 & 0\\ 1 & 2 & 1 & 0 & 0\\ 0 & 1 & 2 & 1 & 0\\ 0 & 0 & 1 & 2 & 1\\ 0 & 0 & 0 & \frac{2 + \frac{C_{\mathrm{T}}}{C}}{1 + \frac{C_{\mathrm{T}}}{C}} & \frac{2 + \frac{C_{\mathrm{T}}}{C}}{1 + \frac{C_{\mathrm{T}}}{C}} \end{bmatrix} \boldsymbol{Q}^{(n)} + \boldsymbol{Q}_0$$

ここで, 定数項ベクトル Q_0 は $[2Q/(2 + C_T/C)^2, 0, 0, 0, 0]^1$ とする。この漸化式内の $Q^{(n)}$ に掛かっている行列の固有値の絶対値は全て1未満の実数である。そのため, $n \to \infty$ の $Q^{(n)}$ の極限は,有限の値に収束する。収束値を計算し,収束値を上添字なしで表記し,昇圧比を求めると以下の式になる。

$$\alpha = V_{\text{out}}/V_{\text{in}} = (Q_2 + Q_4 + Q_6 + Q_8 + Q_{10})/Q$$

= $10 \cdot \frac{1 + 14x + 59.2x^2}{1 + 55x + 495x^2} \dots \dots \dots (1)$

ここで、 $x := C_T/C$ とし、 x^3 以上の項は充分小さいので無 視する。この理論的な定式化から、昇圧比 α が入力電圧の 周波数に依存せず、ダイオードの接合容量 C_T とコンデン サ容量Cとの比率によって確定することが分かる。また、 ダイオードの接合容量 C_T を0と理想化した場合、昇圧比 は上述した理想値になることが確認できる。

3. シミュレーション結果

本章では、Fig. 1(a)の回路をLTspice上で作成し、コン デンサ容量 Cと昇圧 α の関係を数値的に求める。そして、 前章の結果と比較し、昇圧比の定式化の妥当性を検証する。

まず,シミュレーション条件を述べる。コンデンサは理 想コンデンサとし、ダイオードは Ultra-FRD の MUR460 (600 V,4A)を用い、入力電圧は振幅 $V_{in} = 600$ V,周波 数 f = 1,10,33,100 kHz とする。そして、充分に定常状態 になるまで計算し、出力電圧 V_{out} を求める。ここで、出力 には負荷を接続せず、開放とすることで無負荷状態を維持 する。

次に、Fig.2にシミュレーション結果と(1)式から得られ た昇圧比を示す。ここで、(1)式の接合容量 C_T は、4pFと 5pFとした。Fig.2より、 0.01μ F以下のコンデンサ容量Cにおいて、昇圧比αは理想値の10より下回っていることが 確認できる。これは、無負荷状態でありながら、理想値ま で昇圧できないことを数値的に示している。また、シミュ レーション結果と理論結果 ($C_T = 4$ pF)とを比較するとほ ぽ一致していることが分かる。一部、容量の小さい範囲の 結果に誤差がある原因は、ダイオードの接合容量が変化し たことに起因すると考えられる。ダイオードの接合容量は 逆バイアス電圧の約(-1/2)乗に比例するので、 $C_T = 5$ pF とした曲線をFig.2中に示す。この結果より、容量が小さ い範囲においても(1)式の特性が一致していることが分か る。さらに、Fig.2において、対象とする周波数帯におけ



Fig. 2. Simulation results and theoretical curve.



Fig. 3. Experimental and simulation results and theoretical curve.

る異なる周波数の結果がほぼ変わらない結果を表していることから,前章で定式化した理論計算の妥当性が検証された。

実験結果

本章では、実機による実証実験について述べる。実験で 用いる入力電圧は、振幅 $V_{in} = 600 \text{ V}$ 、周波数 f = 33 kHz と する。コンデンサは中高圧用セラミックコンデンサ、ダイ オードは MUR460 (シミュレーションと同じもの)を用い る。Fig. 3 に実験結果を示す。比較として、シミュレーショ ン結果と理論計算結果も合わせて表示する。実験結果から も理論計算の妥当性を検証できた。

5. おわりに

本レターでは、無負荷 CW 回路における昇圧比 α の理論 的定式化を提案し、シミュレーションと実験からその妥当 性を検証した。この結果から、昇圧比 α は対象とする周波 数帯において、周波数の値によらず、ダイオードの接合容 量 $C_{\rm T}$ とコンデンサ容量 C との比率に大きく依存すること が明らかとなった。今後は、昇圧比を減少させているダイ オードの接合容量を相殺するような、改良 CW 回路を提案 および実証する予定である。

文 献

J.D. Cockcroft and E.T.S. Walton: "Experiments with High Velocity Positive Ions. (I)", Proc. of Roy. Soc. A, Vol.136, No.830, pp.619–630 (1932)

⁽²⁾ Y. Takamura: "A Cockcroft-Walton Circuit Analysis by Newly Developed Graphical Methods", Trans. Inst. Elect. Engnr. Jpn. C, Vol.106, No.7, pp.119–126 (1986) (in Japanese)

⁽³⁾ T. Ito, M. Minami, S. Motegi, and M. Michihira: "Frequency and Capacity Characteristics of Boost Ratio in Cockcroft-Walton Circuit", JIASC2015, Y-22 (in Japanese)