

科目	デジタル電子回路 (Logical Circuit)		
担当教員	佐藤 徹哉 教授		
対象学年等	電気工学科・2年・通年・必修・2単位【講義】(学修単位I)		
学習・教育目標	A3(100%)		
授業の概要と方針	マイクロコンピュータをはじめとするデジタル計算回路, デジタル制御回路に用いるデジタル電子回路技術の基礎とそれらを応用した基本回路の理論設計について英文教科書を用いて講義する. 身近なデジタル技術を英語で学ぶことを通じて技術英語の基礎も身につける.		
	到達目標	達成度	到達目標別の評価方法と基準
1	[A3]各進数の相互変換方法を理解する.		各進数相互変換, 2進数の加減乗算, 補数などが理解できているかを前期中間試験で評価する. 試験問題も英文で出題する.
2	[A3]論理代数の理論を理解する.		論理演算, 真理値表, ベン図, ブール代数, ゲート回路などが理解できているかを前期中間試験で評価する. 試験問題も英文で出題する.
3	[A3]論理回路の設計方法を理解する.		加法標準形, 乗算標準形, カルノー図, クワイン・マクスキー法などが理解できているかを前期定期試験で評価する. 試験問題も英文で出題する.
4	[A3]デジタルICに必要な基礎項目を理解する.		基本ゲート回路の構成, TTLとC-MOSについて, ICの持つ規格などが理解できているかを後期中間試験で評価する. 試験問題も英文で出題する.
5	[A3]組み合わせ回路, 順序回路の考え方を理解する.		コンパレータ・エンコーダ・デコーダなどが理解できているかを後期中間試験で評価する. 試験問題も英文で出題する.
6	[A3]マルチプレクサ・デマルチプレクサ, 加算回路, 減算回路, RS-FF, JK-FFなどの考え方を理解する		加算回路, 減算回路, RS-FF, JK-FFなどが理解できているかを後期定期試験で評価する. 試験問題も英文で出題する.
7	[A3]非同期式順序回路と同期式順序回路などの考え方を理解する		非同期式順序回路と同期式順序回路などが理解できているかを後期定期試験で評価する. 試験問題も英文で出題する.
8	[A3]デジタル情報分野における工学に関する基礎知識を英語で身につける.		定期試験問題を英文で出題し評価するとともに工業英語の小テストでも評価する. 工業英語の小テストは工業英検試験結果での代替も可とする.
9			
10			
総合評価	成績は, 試験85% 小テスト15% として評価する. 100点満点で60点以上を合格とする. 小テストは工業英語に関する試験を行って評価するが, 併せて技術英検3級試験の受験を推奨し, その結果での代替も可とする. (合格:15点, 正答率55%以上:12点, 50%以上:9点, 50%未満は代替不可)		
テキスト	Digital Principles, 3rd edition, Roger L.Tokheim, McGrawHill		
参考書	2021年度版技術英検3級問題集 (ISBN:4820728702) 公益社団法人日本工業英語協会 (著) 2021年度版技術英検2級問題集 (ISBN:4820728717) 公益社団法人日本工業英語協会 (著) 新編マイクロコンピュータ技術入門 (ISBN:4339024902) 松田忠重・佐藤徹哉 (共著) (コロナ社) デジタル電子回路の基礎 (ISBN:4501323000) 堀圭太郎 (著) (東京電機大学出版局)		
関連科目	工業英語I, 計算機工学, 電子回路I, 電子回路II		
履修上の注意事項	『授業計画と教科書の対応』に沿って『主要英単語一覧』も参考に予習を行い, Problem assignmentに記載の問題を解いて復習すること. 英文教科書を用いてデジタル回路を学ぶメリット活かして, 英語の専門用語や英文表現方法を身につけ, 英文データシートを読解できる基礎力を養うように心がけること. 年度当初から技術英検3級に合格できるように取り組み, 年度内のなるべく早くに合格すること.		

授業計画(デジタル電子回路)		
	テーマ	内容(目標・準備など)
1	2進数の加減乗算と相互変換I	「2進数の考え方」を学習し,2進数の加減乗算を学習する。
2	相互変換II	2進数->10進数変換,10進数->2進数変換,16進数->10進数変換を学習する。
3	相互変換III	10進数->16進数変換,16進数->2進数変換,2進数->16進数変換を学習する。
4	補数と負の数の表現,2進化10進数,論理台数	1の補数,2の補数と補数を用いた負の数の表現方法を学習する。2進化10進数とAND,OR,NOT回路について論理式,真理値表,図記号について学習する。
5	ベン図とブール代数の諸定理I	ベン図の使い方とブール代数の諸定理を学習する。
6	ブール代数の諸定理II	ブール代数の諸定理を使って式の単純化を行う。
7	ゲート回路	NAND, NOR,EX-OR,EX-NOR,バッファ回路の論理式,真理値表,図記号について学習する。
8	前期中間試験	前期の前半部分で講義を受けた内容が理解できているかを評価する。
9	中間試験確認と論理回路設計手順と加法標準形・乗法標準形	試験の返却・解答確認の後,論理回路設計手順を学び,更に加法標準形・乗法標準形について学習する。
10	カルノー図	3変数と4変数のカルノー図を用いて論理式を単純化する方法を学習する。
11	クワイン・マクスキー法	3変数と4変数のクワイン・マクスキー法を用いて論理式を単純化する方法を学習する。
12	ゲート回路の構成I	AND,OR,NOT回路についてダイオードを用いた実際の回路について学習する。更にトランジスタの比例領域,飽和領域について学習する。
13	ゲート回路の構成II	汎用NANDゲートを用いた回路構成などのデジタル回路構成を学習する。
14	TTLとCMOS	TTLとCMOSのゲート回路について学習する。
15	補足と質疑応答	これまでの授業を踏まえて必要に応じて補足を行うとともに質疑応答を行う。
16	74シリーズとファミリ	74シリーズのファミリについて学びCMOSの優れている点について学習する。更に型番が何を示しているか学習する。
17	ICの規格I	絶対最大定格,推奨動作条件,スイッチ特性,伝搬遅延時間を学習する。
18	ICの規格II	しきい値,プルダウン抵抗,ファンアウト,オープンドレイン形,オープンコレクタ形について学習する。
19	コンパレータ	コンパレータは,入力データの大小関係を比較する回路であることを学習する。
20	エンコーダとデコーダ	エンコーダは10進数を2進数に変換する回路,デコーダは2進数を10進数に変換する回路であることを学習する
21	マルチプレクサ	複数のデータから1つのデータを選択する場合にマルチプレクサが使われることについて学習する。
22	デマルチプレクサ	デマルチプレクサは1つのデータを複数のデータ線のうちのいずれかに出力する回路であることを学習する。
23	中間試験	後期の前半部分で講義を受けた内容が理解できているかを評価する。
24	中間試験確認と加算回路	試験の返却・解答確認の後,半加算器は,2個の1ビットデータを加算する装置であり,全加算器は,上位ビットへの桁上がり情報と,下位ビットからもたらされる桁上がり情報を受け取り加算する機能をもつ装置であることを学習する。
25	減算回路	半減算器は,2個の1ビットデータの減算をする装置である。全減算器は,上位ビットへ借り情報と,下位ビットからもたらされる借り情報を受け取り減算する機能をもつ装置である。加減算回路:加算器を使用して減算を行うことを学習する。
26	加減算回路	複数ビットの加算/減算を行う並列加算器/並列減算器を学習する。
27	RS-FF	フリップフロップ(FF)の基本的な説明,RS-FFの特性方程式を理解する,RS-FFの動作確認をする,RS-FFの応用例を示す。
28	JK-FF	JK-FFの特性表,特性方程式とその回路を学習する。
29	非同期式順序回路と同期式順序回路	非同期式順序回路と同期式順序回路とはどのようなものか理解する,ポジティブエッジ型,エッジトリガ型について学習する。
30	補足と質疑応答	これまでの授業を踏まえて必要に応じて補足を行うとともに質疑応答を行う。
備考	前期,後期ともに中間試験および定期試験を実施する。試験問題も英文で出題する。	