

科目	コンピュータ工学 (Computer Engineering)		
担当教員	木場 隼介 講師		
対象学年等	電子工学科・3年・通年・必修・2単位【講義】(学修単位I)		
学習・教育目標	A3(100%)		
授業の概要と方針	コンピュータは産業用組み込み用途・個人向け用途・研究用途など広く現代社会の基盤となっている。そこで本科目では、マイクロコンピュータを題材にコンピュータの動作原理・内部デジタル回路・周辺機器の接続方法およびアセンブリ言語プログラミングを学習し、ハード・ソフト両面の基礎知識の修得を目的とする。紙面の理解に加え、3年の電子工学実験実習とも関連付けて説明する。		
	到達目標	達成度	到達目標別の評価方法と基準
1	【A3】コンピュータの発展とマイクロコンピュータの構成要件・使途、コンピュータの各種設計思想・構成と動作を理解し、説明できる。		コンピュータの発展、マイクロコンピュータの構成要件・使途、ノイマン型コンピュータ、ハーバード・アーキテクチャ、CISC、RISCなどの項目について説明できるかを前期中間試験で評価する。
2	【A3】マイクロコンピュータはCPU、メモリ、周辺インターフェースからなり、数値や符号は2値信号(high, low)によって表現されていることを理解する。		マイクロコンピュータの基本構成が説明できるか、2進数・10進数・16進数の基数変換やBCD符号の変換ができるか、補数演算ができるかなどをレポート及び前期中間試験で評価する。
3	【A3】コンピュータの回路を構成する組み合わせ回路と順序回路、ゲートとフリップフロップ、演算回路、レジスタ、デジタルICについて理解し説明できる。		各種ゲートをトランジスタ回路で示し説明できるか、ファンアウトを算出できるか、フリップフロップの機能をタイムチャートで説明できるかなどを前期中間試験で評価する。
4	【A3】デコーダ、エンコーダの機能を理解し、これらの応用について説明できる。		デコーダをゲート回路を用いて説明できるか、デコーダやエンコーダの機能を入出力表を用いて説明できるか、デコーダやエンコーダの応用を図を用いて説明できるかを前期中間試験または前期定期試験で評価する。
5	【A3】メモリには、DRAM、SRAM、フラッシュメモリ、マスクROM、EPROMがあることを理解し、これらの記憶単位について説明できる。		メモリの分類、SRAM / DRAM / フラッシュメモリそれぞれの特徴と記憶単位、書き込み・読み出しのプロセスについて、回路図を用いて説明できるかを前期中間試験および前期定期試験で評価する。
6	【A3】CPUとメモリ・入出力ポートの結合について理解し、CPUとメモリ・入出力装置の簡単な接続回路が設計できる。		指定された条件に合わせてCPUとメモリを結合する回路が設計できるか、またスイッチ・LED等の入出力装置をCPUに接続し、データを入出力する回路を設計できるかを前期定期試験で評価する。
7	【A3】CPUの命令実行の流れ、機械語命令とアセンブリ言語プログラムの概要について理解し、簡単なアセンブリプログラムが記述できる。		各種命令を用いて、アセンブリ言語プログラムが書けて説明できるか、また入出力装置との間のデータを入出力するためのプログラムを作成できるかをレポートおよび後期中間試験で評価する。
8	【A3】マイクロコンピュータを用いてLEDやスイッチ回路をはじめとした外部機器を制御する回路とプログラムについて理解する。		外部機器との接続回路の設計ができるか、制御用プログラムの記述ができるかを後期中間試験および後期定期試験で評価する。
9	【A3】入出力制御方式を理解し説明できる。CPUの内蔵割り込み機能を理解し説明できる。		入出力機器とのデータのやり取りの方法について具体的に図・プログラムを用いて説明できるか、内蔵割り込みを理解し説明できるかを、後期中間試験および後期定期試験で評価する。
10	【A3】コンピュータにおけるトラブル、例外処理と高速化技術の概要を理解し説明できる。		トラブルや例外処理の種類、パイプライン化などの高速化技術の概要について、理解できているかどうかを後期定期試験で評価する。
総合評価	成績は、試験90% レポート10% として評価する。試験成績は4回の試験(前期中間・定期試験と後期中間・定期試験)の平均点とする。100点満点で60点以上を合格とする。教員の判断により再試験を実施する場合があるが、その場合の最高点は60点とする。		
テキスト	「Z80 アセンブラ入門」:堀桂太郎,浅川毅(東京電機大学出版局) 適宜プリントなどの資料を配付する。		
参考書	「図解PICマイコン実習」:堀桂太郎(森北出版) 「図解Z80マシン語制御のすべて ハードからソフトまで」:白土義男(東京電機大学出版局) 「コンピュータアーキテクチャ 改訂3版」:馬場敬信(オーム社) 「ビジュアル版コンピュータ&テクノロジー解体新書」:ロン・ホワイト(ソフトバンククリエイティブ)		
関連科目	D2「論理回路」、D3「電子工学実験実習」(マイクロコンピュータの基礎実験およびPICの実験)、D5「コンピュータアーキテクチャ」		
履修上の注意事項	D2「論理回路」を理解しておくこと。		

授業計画(コンピュータ工学)

	テーマ	内容(目標・準備など)
1	マイクロコンピュータとは	CPU、マイクロコンピュータの発展と構成、ノイマン型コンピュータの構成と動作、LSIパッケージ、ワンチップ・マイクロコンピュータの概要および実例、またマイクロコンピュータを用いた制御装置の実例と組み込みシステムの基礎について学習する。
2	2値信号による数値および符号の表現	ビット・バイト、MSB・LSB、2進数・10進数・16進数の基数変換、BCD符号、2の補数による負数の表現、ASCIIコードなど、各種のデータ表現について学習する。
3	語長とクロック周波数、基本ゲート	CPUの語長、CISCとRISC、ハーバード・アーキテクチャ、クロック周波数について学習したのち、基本ゲート(AND、OR、NOT、NAND、NOR)とブール代数の諸定理・カルノー図およびこれらを用いた論理式の単純化について復習する。
4	加算器、演算回路、フリップフロップ、レジスタ	ゲートによる全加算器回路の構成について復習し、並列加算回路・キャリールックアヘッド型の原理を学習する。ゲートとフリップフロップの違いを学習し、特性方程式と各種フリップフロップの動作について復習し、レジスタの構成について学習する。
5	ロジックIC	TTLとCMOSの違いを理解した後、各種ロジックIC間の接続における閾値電圧等の電気特性、ファンアウト、オープンドレイン型などについて学習する。MOSFETによって構成されたLSIIについて学習し、MOSFETを用いてどのようにゲートやフリップフロップが構成されているかを学習する。
6	MOSFETによるLSIと論理ゲート、3状態ゲート・エンコーダとデコーダ	3状態ゲートについて学習し、これを用いてコンピュータ回路の信号選択がどのように行われるかを学習する。3入力8出力デコーダを例に、デコーダについて学習する。次に8入力3出力優先順位エンコーダを例にエンコーダについて学習する。
7	メモリ(1)	半導体メモリを中心とする各種メモリの分類について、揮発性、書き込み能力、アクセシビリティの観点から学習する。SRAM、DRAMを中心に記憶単位、動作原理などについて学習する。
8	復習・演習	第1回から第7回までの授業内容の復習と問題演習を行う。
9	中間試験	第1回から第8回までの授業内容について試験する。
10	中間試験結果のフィードバックと解答解説	中間試験の設問の意図、正答率などについてフィードバックを行い、試験問題の解答解説を行う。
11	メモリ(2)	フラッシュメモリの記憶単位・動作原理について学習する。
12	メモリ(3)	SRAM、DRAMのデコーダ回路、読出し書き込み制御回路、データ入出力線やアドレス信号線、メモリのアクセスタイムについて学習する。近年研究の盛んな新原理メモリについて概要を学習する。
13	8 bitプロセッサの主要ピン構成	8ビット・プロセッサのピン構成が、データバス(8ビット)、アドレスバス(16ビット)、読み出し・書き込みストロブおよびGND、VCC、クロック、リセット、割込みなどの制御端子からなることを学習する。
14	CPUとメモリ・入出力機器の接続	CPUとメモリの接続について、デコーダによる複数個のメモリの接続も含めて学習する。CPUと入出力ポートの結合についても学習し、線形アドレス指定を用いた8ビットのスイッチ入力回路や8ビットLED表示器について学習する。
15	復習・演習	第11回から第14回までの授業内容の復習と問題演習を行う。
16	プロセッサの内部構成	プロセッサには、演算実行のため演算論理ユニットALU、アキュムレータACC、フラグレジスタFR、汎用レジスタ群、スタックポインタSPがあり、基本動作のため命令レジスタIR、制御ユニットCU、プログラムカウンタPC、アドレスレジスタARがあることを学習する。
17	命令とプログラム	機械語命令とアセンブリ言語・アセンブラの動作について学習し、CPUが1命令毎にfetch、executionを繰り返していること、また各命令を実行する際にメモリを参照していることを理解する。また、機械語命令と動作周波数、命令実行時間についても学習する。
18	転送・演算・シフト命令とアドレス指定方式	転送命令と、即値アドレス指定、レジスタによるアドレス指定および各種相対アドレス指定について学習する。演算命令とシフト・ローテイトの各種命令について学習する。
19	ジャンプ・入出力命令と分岐・反復構造の実現	無条件・条件付きジャンプ命令、条件設定におけるフラグレジスタの役割、分岐・反復制御およびウェイトの実装方法について学習する。メモリマップトI/OとポートマップトI/Oについて学習し、入出力制御命令について学習する。
20	スタック、スタックポインタとサブルーチン	特別なメモリの利用機構(last-in first-out)であるスタック機構について学習する。また、スタックに関連付けながらサブルーチンとその動作について学習する。
21	割り込み処理および動作の開始	制御用マイクロコンピュータは外部変化に応じて処理を行う必要がある。その際、ポーリング方式と、それに比べて効率的である割り込み処理(NMI、MI)の概要について学習する。RESETピンの役割とCPUの初期動作の開始について学習する。
22	復習・演習	第16回から第21回までの内容の復習と問題演習を行う。
23	中間試験	第16回から第22回までの授業内容について試験する。
24	中間試験結果のフィードバックと解答解説	中間試験の設問の意図、正答率などについてフィードバックを行い、試験問題の解答解説を行う。
25	割り込み処理の詳細	割り込み処理の詳細や、ベクトル割り込み方式について学習する。
26	入出力制御方式(1)	入出力機器の制御について学習する。
27	入出力制御方式(2)	入出力機器の制御について引き続き学習する。
28	トラブル、例外処理、高速化技術(1)	チャタリング、ハザードなどのトラブルの原因と対処法について学習する。例外処理について学習する。また、近年の計算機の高速度化技術について概要の学習を行う。
29	高速化技術(2)、授業の総括	近年の計算機の高速度化技術について概要の学習を引き続き行った後、1年間の内容の総括を行い、コンピュータ分野の将来展望についても述べる。
30	復習・演習	第25回から第29回までの内容の復習と問題演習を行う。
備考	前期、後期ともに中間試験および定期試験を実施する。	